

KR1996-041464

TITLE OF THE INVENTION: STACKED BGA SEMICONDUCTOR PACKAGE

ABSTRACT:

A stacked BGA semiconductor package has a number of interconnected BGA-type semiconductor packages to solve the problem of heat radiation and restriction in installation of input/output terminals due to the limited size of a printed circuit board (PCB') occurring to conventional BGA semiconductor packages. A lower BGA semiconductor package (BGA) is formed by attaching a semiconductor chip (IC) to the center surface of a square-type printed circuit board (PCB) and performing mold shaping with a compound resin material. An upper BGA semiconductor package (BGA') having a heat sink (HS) for heat radiation is stacked and bonded to the upper surface of the lower BGA semiconductor package (BGA) to obtain a stacked BGA semiconductor package, which has a multi-chip module (MCM) effect and a heat radiation effect, as well as a multiplied number of input/output terminals compared with conventional BGA semiconductor packages.

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. H01L 23/28	(11) 공개번호 (43) 공개일자	특1998-022344 1998년07월06일
(21) 출원번호	특1996-041464	
(22) 출원일자	1996년09월21일	
(71) 출원인	아남산업 주식회사, 황인길 대한민국 133-121 서울특별시 성동구 성수동 2가 280-8	
(72) 발명자	김승모 대한민국 134-020 서울특별시 강동구 천호동 힐탑오피스텔 629호	
(74) 대리인	김봉희	
(77) 심사청구	있음	
(54) 출원명	적층형 BGA 반도체패키지	

요약

본 발명은 BGA형 반도체패키지에 대한 것으로, 더욱 상세하게는 BGA형 반도체패키지를 다수가 결합 구성한 적층형 BGA 반도체패키지에 대한 것이다.

본 발명에서는 종래 일반 BGA 반도체패키지가 갖는 열방출 문제 및 인쇄회로기판(PCB)의 크기 제한으로 인한 입출력단자의 설치 제한 문제의 해결을 위하여 사각형태의 인쇄회로기판(PCB) 중앙면에 반도체칩(IC)을 부착하고 컴파운드수지물로 몰드성형하여 하단 BGA 반도체패키지(BGA)를 구성하고, 상기 하단 BGA 반도체패키지(BGA)의 상면에 열방출용 히트싱크(HS)를 구비한 상단 BGA 반도체패키지(BGA')를 적층 접합시켜 적층형 BGA 반도체패키지를 구성함으로써, 멀티칩 모듈(MCM)효과와 열방출효과를 갖도록 하여 종래 BGA 반도체패키지에 비해 입출력(I/O)단자수를 배가시킬 수 있도록 한 것이다.

대표도

도4

명세서

도면의 간단한 설명

도 1은 종래 일반 BGA 반도체패키지 구성도.

도 2는 종래 히트싱크층이 설치된 BGA 반도체패키지(슈퍼 BGA) 구성도.

도 3은 본 발명을 구성하는 하층부의 상면 구성도.

도 4은 본 발명의 적층형 BGA 반도체패키지 구성도.

* 도면의 주요부분에 대한 부호의 설명

BGA : 하단 BGA 반도체패키지 BGA' : 상단 BGA 반도체패키지

IC, IC' : 반도체칩 M : 몰드성형된 부분

M' : 코팅된 부분 PCB, PCB' : 인쇄회로기판

W, W' : 와이어 BL, BL' : 볼

T : 접속단자 CP : 회로패턴

HS : 히트싱크

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 BGA(Ball Grid Array)형 반도체패키지에 대한 것으로, 더욱 상세하게는 BGA형 반도체패키지를 다수가 적층시켜 입출력(I/O수) 단자수를 증가시킴과 동시에 대용량화 및 처리속도의 극대화를 실현할 수 있는 적층형 BGA 반도체패키지에 관한 것이다.

일반적으로 실장업계에서는 사방 옆면으로 리드(Lead)를 설치할 수 있는 납작한 형상의 반도체패키지인 QFP(Quad Flat Package) 제조기술이 널리 알려져 있다

그러나, 최근 전자기기의 소형화, 박형화, 다기능화에 따라 많은 양의 정보를 빠른 시간에 처리할 수 있는 고집적화된 반도체칩이 요구되고 그에 따라 많은 수의 입출력을 갖는 소형의 반도체패키지를 제조하는데 많은 노력을 쏟고 있다. 그렇지만 위의 QFP 기술에 의해서는 반도체패키지의 크기를 증대시키지 않는 한 많은 입출력(I/O 수) 단자를 형성하는데에는 우리가 따르지 않을 수 없었다. 그래서, 리드피치(Lead Pitch) 0.3mm 이하의 가공기술을 극복하지 못한 채 연구만을 거듭하던 중 리드 대신 볼(Ball)을 이용하는 BGA 기술이 출현하여 하나의 패키지를 통해 무수히 많은 출력단자를 실장토록 하는데 성공을 거두었다.

여기서, 수년전부터 반도체 시장에 투입되어 많은 화제를 일으켜 오고 있는 BGA반도체패키지의 기술에 대해 간략히 언급해 보면 우선 BGA 반도체패키지는 크게 2종류로 구분해 볼 수 있는데, 그 하나는 제1도에서 도시한 바와 같은 일반 BGA 반도체패키지(PBGA : 이하, 플라스틱 BGA 반도체패키지라고 함)로써 이 플라스틱 BGA 반도체패키지의 구조를 보면 다수의 회로패턴(CP)이 실장된 인쇄회로기판(PCB) 위에 반도체칩(IC)을 붙이고 이 반도체칩(IC)의 본드 패드와 인쇄회로기판(PCB)의 회로패턴(CP)을 와이어(W)로 본딩한 후, 반도체칩(IC)과 와이어(W)를 콤파운드수지물로 몰드성형하고 인쇄회로기판(PCB) 하면에 볼(BL)을 실어 입출력(I/O) 단자수를 증설할 수 있도록 한 것이며, 또 다른 하나는 제2도의 예시와 같이 반도체칩(IC)으로부터 발생하는 열의 외부 방출효과를 높일 수 있도록 한 것(SBGA : 이하, 슈퍼 BGA 반도체패키지라 함)으로 이 슈퍼 BGA 반도체패키지의 구조를 보면, 방열용 히트싱크(HS)의 일면에 중앙부가 뚫린 인쇄회로기판(PCB')을 부착하고 상기 히트싱크(HS)의 하면 중앙에 반도체칩(IC')을 붙이고 와이어(W') 본딩을 한 다음 수지물로 코팅처리를 하고 인쇄회로기판(PCB')에 볼(BL')을 형성한 구조이다.

발명이 이루고자 하는 기술적 과제

그러나, 종래의 플라스틱 BGA 반도체패키지(PBGA)의 경우는 입출력 단자수를 다수 설치할 수 있는 장점이 있지만 입출력수의 증가에 따른 열 방출 문제를 해결할 수 없어 200개 이상의 입출력단자를 설치할 수 없는 단점이 있었다. 이에 비하여, 슈퍼 BGA 반도체패키지(SBGA)의 경우는 열방출 문제를 해결할 수 있어 동일 크기의 플라스틱 BGA 반도체패키지(PBGA)에 비해 입출력 단자수를 배가할 수 있는 장점이 있지만 이 슈퍼 BGA 반도체패키지(SBGA)의 경우는 구조상 볼(BL')을 형성할 수 있는 부위가 한정되어 있어 더 많은 입출력단자를 증설하지 못하는 스페이스(space)상의 문제가 있었다.

따라서, 본 발명에서는 상기와 같은 종래의 BGA 반도체패키지의 구조가 갖는 제결함을 감안하여 BGA 반도체패키지를 구성하되 적층형태로 구성함으로써 멀티칩 모듈(MCM)효과(PBGA와 SBGA가 갖는 각각의 기능을 공유할 수 있는 다기능효과)와 열방출효과를 갖도록 하여 입출력 단자수를 극대화하고 대응량화를 이룰 수 있도록 한 것이다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명의 적층형 BGA 반도체패키지는 다음과 같은 특징을 제공한다.

사각형태의 인쇄회로기판(PCB) 중앙면에 반도체칩(IC)을 부착하고 콤파운드수지물로 몰드성형하여 하단 BGA 반도체패키지(BGA)를 구성하고, 상기 하단 BGA 반도체패키지(PBGA)의 상면에 열방출용 히트싱크(HS)를 구비한 상단 BGA 반도체패키지(BGA')를 적층 접합시킴으로써 한정된 면적의 인쇄회로기판(PCB)에 입출력 단자수를 극대화할 수 있도록 하여 크기는 소형이면서도 대응량화 및 처리속도의 고속화를 실현할 수 있는 BGA 반도체패키지를 제공하게 되는 것이다.

<실시예>

이하, 본 발명의 적층형 BGA 반도체패키지의 제조방법 및 구조에 대하여 일예시 도면을 통해 상세히 설명하면 다음과 같다.

도 3은 본 발명의 하층부를 구성하는 하단 BGA 반도체패키지(BGA)의 상면 구성을 나타낸 구성도이고, 도 4는 도 3의 하단 BGA 반도체패키지 위에 열방출용 히트싱크(HS)를 구비한 상단 BGA 반도체패키지(BGA')를 적층시켜 전기적인 접속이 이루어지도록 한 단면구성도를 나타낸 것이다.

본 발명의 하층부를 이루는 하단 BGA 반도체패키지(BGA)는 회로패턴(CP)이 인쇄된 인쇄회로기판(PCB)의 중앙 부분에 반도체칩(IC)이 부착되는데 이 반도체칩(IC)은 와이어(W)에 의해 인쇄회로기판(PCB)에 인쇄된 회로패턴(CP)에 본딩되며, 상기 반도체칩(IC)과 와이어(W)는 콤파운드수지물에 의해 얇은 두께로 몰드성형되는데 이 부분이 몰드성형된 부분(M)이다.

그리고, 이 몰드성형된 부분(M)을 제외한 나머지 상면 부분에는 후술하는 상단 BGA 반도체패키지(BGA')의 볼(BL')이 접속되는 접속단자(T)가 형성되며, 인쇄회로기판(PCB)의 하면에는 입출력단자를 구성하는 많은 갯수의 솔더볼(BL)이 형성되는 구성을 하고 있다.

이렇게, 본 발명의 하층부를 이루는 플라스틱 BGA 반도체패키지(BGA)가 완성되면 그 위에 열방출용 히트싱크(HS)를 구비한 상단 BGA 반도체패키지(BGA')를 적층 접속시키게 되는데, 이때 상단 BGA 반도체패키지(BGA')의 인쇄회로기판(PCB')에 형성된 볼(BL')이 하단 BGA 반도체패키지(BGA)를 구성하는 인쇄회로기판(PCB)의 상면에 형성된 접속단자(T)에 접속되어 전기적으로 도통된 상태를 유지하게 되고, 또한 상단 BGA 반도체패키지(BGA')의 수지물로 코팅된 부분(M')과 하단 BGA 반도체패키지(BGA)의 몰드성형된 부분(M)은 열전도성이 우수한 접착물질에 의해 접착된다. 여기서, 상단 BGA 반도체패키지(BGA')를 구성하는 수지물로 코팅된 부분(M')을 인쇄회로기판(PCB')의 하면보다 낮게 형성하게 되면 하단 BGA 반도체패키지(BGA)의 몰드성형된 부분(M)의 돌출높이를 수용할 수 있어 볼(BL')과 접속단자(T)의 접속성을 좋게 할 수가 있는 것이다.

따라서, 하단 BGA 반도체패키지(BGA)와 상단 BGA 반도체패키지(BGA')와의 연결 접속이 가능하게 되어 대응량화가 가능하고, 또한 반도체칩(IC)(IC')에서 발생하는 열을 히트싱크층(HS)을 통해 외부로 쉽게 방출할 수 있어 처리속도의 고속화를 실현할 수 있는 것이다.

한편, 본 발명에서는 적층되는 BGA 반도체패키지수를 적절히 조절함으로써 다양한 기능과 용량의 변화를 갖는 BGA형 반도체패키지를 제공하게 되는 것이다.

발명의 효과

이와 같이, 본 발명에 의하면 히트싱크(HS)를 구비한 BGA 반도체패키지와 일반 BGA 반도체패키지를 결합 구성시킨 적층형의 새로운 BGA 반도체패키지를 제공하게 됨으로써, 멀티칩 모듈(MCM) 효과와 열방출 효과를 크게 높일 수 있어 종래 BGA 반도체패키지에 비해 입출력(I/O)단자수를 배가시키고, 기능의 다양화 및 용량의 극대화를 실현할 수 있는 효과를 제공하게 되는 것이다.

이상에서 설명한 것은 본 발명에 의한 적층형 BGA 반도체패키지를 설명하기 위한 하나의 실시예에 불과한 것이며, 본 발명은 상기한 실시예에 한정되지 않고, 이하의 청구범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 분야에서 통상의 지식을 가진 자라면 누구든지 다양한 변경 실시가 가능한 것이다.

(57) 청구의 범위

청구항 1.

사각형태의 인쇄회로기판(PCB) 중앙면에 반도체칩(IC)을 부착하고 콤파운드수지물로 몰드 성형하여 하단 BGA 반도체패키지(BGA)를 구성하고, 상기 하단 BGA 반도체패키지(BGA)의 상면에 열방출용 히트싱크층(HS)을 구비한 상단 BGA 반도체패키지(BGA')를 적층 접합시켜 입출력(I/O) 단자수를 증설토록 함을 특징으로 하는 적층형 BGA 반도체패키지.

청구항 2.

제1항에 있어서, 하단 BGA 반도체패키지(BGA)를 구성하는 인쇄회로기판(PCB)의 상면에 접속단자(T)를 형성함을 특징으로 하는 적층형 BGA 반도체패키지.

청구항 3.

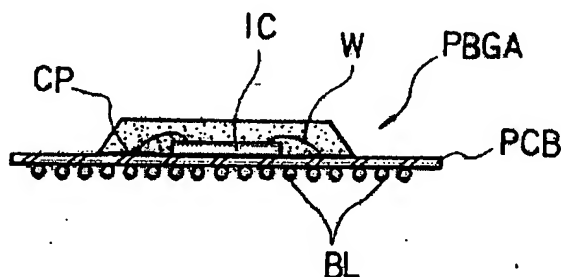
제2항에 있어서, 인쇄회로기판(PCB)의 중앙 몰드성형된 부분(M)을 제외한 상면 부분에 접속단자(T)를 형성함을 특징으로 하는 적층형 BGA 반도체패키지.

청구항 4.

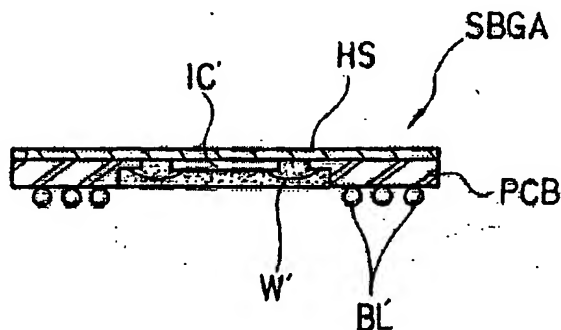
제1항에 있어서, 상단 BGA 반도체패키지(BGA')를 구성하는 코팅된 부분(M')이 인쇄회로기판(PCB')의 하면보다 낮게 형성됨을 특징으로 하는 적층형 BGA 반도체패키지.

도면

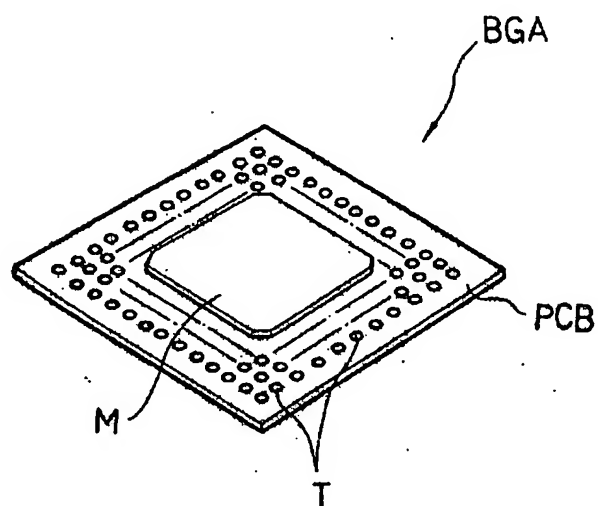
도면 1



도면 2



도면 3



도면 4

